

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2002 年 10 月 3 日 (03.10.2002)

PCT

(10) 国際公開番号
WO 02/077957 A1

(51) 国際特許分類: G09G 3/30, 3/20

(21) 国際出願番号: PCT/JP02/02495

(22) 国際出願日: 2002 年 3 月 15 日 (15.03.2002)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2001-83514 2001 年 3 月 22 日 (22.03.2001) JP

(71) 出願人 (米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 岩田 修司 (IWATA, Shuji) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo (JP). 岡部 正志 (OKABE, Masashi) [JP/JP]; 〒100-8310

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo (JP). 井上 満夫 (INOUE, Mitsuo) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo (JP). 山本 卓 (YAMAMOTO, Takashi) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo (JP).

(74) 代理人: 宮田 金雄, 外 (MIYATA, Kaneo et al.); 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo (JP).

(81) 指定国 (国内): CN, JP, KR, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

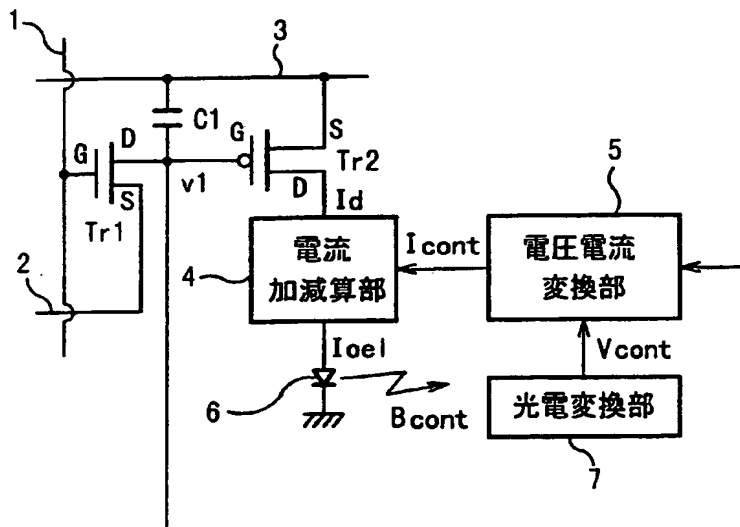
添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: SELF-LUMINOUS DISPLAY

(54) 発明の名称: 自発光型表示装置



4...CURRENT ADDING/SUBTRACTING SECTION

5...VOLTAGE/CURRENT CONVERTING SECTION

7...PHOTOELECTRIC CONVERTING SECTION

(57) Abstract: A low power consumption self-luminous display in which variation in the characteristics of a driving element for a light emitting pixel is suppressed and variation in the emission luminance of light emitting element is eliminated. Each of a plurality of light emitting pixels arranged in matrix is provided with a photoelectric converting section receiving light emitted from the light emitting pixel and current flowing through the light emitting pixel is controlled using a voltage obtained from the photoelectric converting section. Means for suppressing variation in the luminance of the light emitting element regardless of variation in the conversion gain at the photoelectric converting section is also provided.

[続葉有]



(57) 要約:

発光画素の駆動素子の特性がばらつきを抑制し、発光素子の発光輝度のがばらつきがなく、低消費電力の自発光型表示装置を提供することを目的とする。

マトリックス状に配列された複数の発光画素毎に、発光画素からの発光を受光する光電変換部を設け、光電変換部から得た電圧を用いて発光画素に流れる電流を制御する。さらに、光電変換部の変換変換利得の変動があっても発光画素の輝度変動を抑制する手段を備えている。

明細書

自発光型表示装置

技術分野

- 5 この発明は、アクティブマトリックス方式の自発光素子(自発光型の発光素子)を用い、輝度の均一性が優れると共に低消費電力の自発光型表示装置に関するものである。

背景技術

- 10 自発光型表示装置として、例えば表示パネルに有機EL(自発光型の発光素子)を用いた有機ELディスプレイが実用レベルに達してきた。以下、有機ELについて述べる。有機ELディスプレイは自発光、高速応答、広視野角など液晶ディスプレイに持ち合わせていない優れた特徴を有しているため、文字図形画像や動画像表示が鮮明にできるフラット
- 15 パネルディスプレイとして期待が大きい。有機ELディスプレイは駆動方法により、パッシブマトリクス型(PM型)とアクティブマトリクス型(AM型)に分類することができる。

- PM型は有機ELパネルの外部に駆動回路を設けるため、有機ELパネル自体の構造が簡単となり低コストが実現できると言われている。現在、有機ELパネルが製品化されているのは、このPM型であり車載用
- 20 や携帯電話用に用いられている。有機ELは電流駆動素子であるので、有機ELパネルの輝度ばらつきをなくすためには、各発光画素に流れる電流を同じ大きさにする必要がある。しかし、次のAからCに示す問題により同一電流にすること、更には低消費電力にすることが困難である。
- 25 る。

A. 全画素の輝度を均一化するには、各画素に流れる電流を同一にし

なければならない。そのためには各画素の陽極か陰極かのどちらか一方を定電流源にする必要がある。しかし、定電流源として動作させるためには、バスラインの抵抗成分による電圧降下分の影響がないように、他方側のマトリクス電極の駆動電圧を高くする必要がある。これは消費電力を大きくする要因となる。駆動電圧が十分に高くできない場合、各画素までのバスライン長の長さに対応した電圧降下分が発光のための電流量に影響を与える。すなわち定電流源にならず輝度ばらつきの原因をつくる。

10 B. PM型は所定の面輝度を得るために、表示パネルの走査線の数
N本とすると瞬間輝度はN倍で発光させる必要がある。通常、画素に流れる電流と発光輝度は比例するので流すべき電流はN倍となる。ところが有機ELは流す電流が大きくなれば発光効率が低下する性質を持っているので、所定の面輝度を得るにはN倍以上の画素電流が必要である。このように走査線の数Nが多くなればなるほど消費電力も大きくなる。
15 この問題は上記Aの問題をますます助長する。

C. 有機ELパネルは面構造になっているので、各画素には等価回路から見れば並列に容量性負荷が接続される。画素電流が大きくなったり、画素数が多くなって繰り返し周波数が高くなると、この容量性負荷への充放電電流が大きくなり消費電力がおおきくなる。上記Bの問題もあ
20 ってPM型では、容量性負荷による消費電力が格段に増加する。以上の問題により、現状で製品化されているPM型のものは、画面サイズが数インチ以下、画素数が1万画素レベルぐらいまでである。

AM型の有機ELパネルは、上記の問題を改善することができる。上記Aの問題は、AM型は各画素にTFT駆動回路を設けるので、瞬間的に大電流を流す必要がなく、その結果、上記Aの問題におけるバスラインによる電圧低下分が小さくなり、印加電圧も小さくてよいので消費電

25

力がPM型に比べて大幅に低減できる。

印加電圧が小さくて良いことは少し高めの印加電圧に設定するだけで、各画素までのバスライン長の長さに対応した電圧降下分が画素電流量に影響を与えることが無くなるので、均一な輝度を得ることができる。

- 5 上記Bの問題は、AM型は各画素にTFT駆動回路を設けるので、走査線の数Nによらずいつも小さな画素電流を流しておけばよいので、画素電流が大きくなることによる発光効率の低下に起因する消費電力の増大はない。上記Cの問題は、AM型は各画素にTFT駆動回を設けるので、走査線の数Nによらず小さな画素電流を流しておけばよいので、容量
- 10 性負荷への充放電電流が小さくて良く、この影響による消費電力は小さい。このようにAM型の有機ELパネルは、輝度ばらつきや消費電力を低減できる。ところが、AM型には次の大きな欠点がある。すなわち、有機ELパネル全域にわたって特性のそろった駆動素子を作ることが困難である。その結果、各画素に流れる電流値が異なり輝度のばらつきとなっ
- 15 て表れる。第12図は、従来のAM型有機ELパネルにおける画素を発光させるための駆動回路として、例えば日本特許2784615号公開公報に掲載されたものを示す。

以下、第12図を用いて動作を説明する。

- 80はNチャンネルタイプで構成するFETでありスイッチング素子
- 20 として動作する。81はPチャンネルで構成するFETであり駆動素子として動作する。FET80、81は低温ポリシリコンで構成されている。コンデンサ82はFET80のドレイン端子に接続されている容量性負荷である。FET81のドレイン端子には発光画素にあたる有機EL素子83が接続されている。FET80のドレイン端子はFET81
- 25 のゲート端子に接続される。FET80のゲート端子には走査線84から走査信号が印加される。FET80のソース端子にはデータ線85か

- ら画像信号が印加される。86は有機EL素子83に電圧を供給するための電圧供給線である。まず、FET80のゲート端子に走査信号が印加される。この時にソース端子に画像信号が所定の電圧で印加されると、FET80のドレイン端子のコンデンサ82には画像信号の大きさに
5 対応した電圧レベルV1で保持される。FET81のゲート電圧に保持される電圧レベルV1(第13図に示す)の大きさがドレイン電流を流すのに十分な大きさであれば、電圧レベルV1の大きさに対応した電流がFET81のドレインに流れる。このドレイン電流が画素の発光電流となる。画素の輝度は発光電流の大きさに比例する。
- 10 第13図は、このような動作で発光する場合、画素の輝度ばらつきの発生について説明するための特性図である。この特性図はFET81のゲート・ソース間電圧とドレイン電流の関係を示したものである。FET80、FET81が低温ポリシリコンで構成されている場合、低温ポリシリコンの製法上の関係から、表示パネル全域にわたり同一特性のF
15 ETを得ることが困難である。例えば、FET80、FET81は第13図に示すような特性のばらつきをもつ。このような特性をもつFET81に電圧レベルV1が印加されると、ドレイン電流の大きさはIaからIbの幅でばらつく。有機ELは電流の大きさに比例した輝度で発光するために、FET81の特性のばらつきが発光輝度のばらつきとなっ
20 て表れる。特に、第13図に示すような特性ばらつきは、アナログ量で輝度変調する方式、すなわち電圧レベルV1の大きさに発光輝度を制御する方式では輝度ばらつきの発生を防止することができない。そこで、第14図に示す電圧レベルV1が常に一定の値となるレベルで輝度制御するデジタル輝度制御方式では、電流が飽和したレベルを用いるので、
25 アナログ輝度制御方式で発生した輝度ばらつきが防止できる。

ところが、第15図に示すような、FET81のゲート・ソース間電

圧とドレイン電流の関係をもつ特性である場合、飽和電流が同一でないため、デジタル輝度制御方式においても、輝度ばらつきが発生する。このように、従来の駆動回路では駆動素子の特性ばらつきによる輝度ばらつきを防止することが困難な状況にある。

- 5 第16図は、このような駆動素子の特性のばらつきを改善する従来例として、例えば、「Active Matrix OLED Displays with Po-Si TFT. The 10th International Workshop on Inorganic & OEL. P. 347~P. 356」に記載された駆動回路がある。この
- 10 従来例は図8に示す駆動素子であるFET81を、FET81A、FET81Bとし、これらのFETを並列に接続することにより特性ばらつきを平均化する構成として開示されているが、このような構成においても、駆動素子における特性のばらつきの発生を防止することは極めて難しい。

- 15 従来の自発光型表示装置では、以上で説明したように、駆動素子の特性ばらつきに起因する画素を構成する発光素子の発光輝度がばらつくという問題が解決されていない。

この発明は以上で述べたような問題点を解決して画素の輝度のばらつきがなく、かつ低消費電力の自発光型表示装置を提供するものである。

20

発明の開示

- この発明の第1の構成による自発光型表示装置は、マトリックス状に配列された複数の発光画素と、発光画素ごとに設けられ発光画素からの発光を受光する光電変換部と、光電変換部から得られる電圧を用いて発
- 25 光画素に流れる電流を制御する制御回路とを備えている。

この構成によれば、駆動用素子の電流ばらつきがあっても、発光画素

の輝度ばらつきを抑えることができる。

この発明の第2の構成による自発光型表示装置は、この発明の第1の構成による自発光型表示装置において、上記制御回路が電圧電流変換部と、電流加減算部とを備えている。

- 5 この構成によれば、駆動用素子の電流ばらつきがあっても、発光画素の輝度ばらつきを抑えることができる。

- この発明の第3の構成による自発光型表示装置は、この発明の第1の構成において、上記光電変換部の出力側に設けられた電圧変換部と、電圧変換部から得られる電圧を用いて発光画素に流れる電流を制御する手段とを備えている。
- 10

この構成によれば、光電変換部の変換利得が変動することによる発光素子の輝度変動を抑制することが出来る。

- この発明の第4の構成による自発光型表示装置は、この発明の第3の構成において、電圧変換部の出力電圧と発光画素を制御する画像信号との大きさが1対1の大きさに対応するように、上記出力電圧が制御される。
- 15

この構成によれば、光電変換部の変換利得が変動することによる発光素子の輝度変動を抑制することが出来る。

20 図面の簡単な説明

第1図は、この発明の実施例1による駆動回路を示す回路図である。

第2図は、この発明の実施例1による駆動回路を構造的に示す断面図である。

第3図は、この発明の実施例2における駆動回路を断面図である。

- 25 第4図は、この発明の実施例2を説明するため、駆動用素子の電圧 V_1 と画素電流 I_{oe1} の関係を示す特性図である。

第5図は、この発明の実施例2を説明するため、画素電流 I_{oe1} と発光画素の輝度との関係を示す特性図である。

第6図は、この発明の実施例2を説明するため、発光画素の輝度と光電変換電圧 V_{cont} の関係を示す特性図である。

5 第7図は、この発明の実施例2を説明するため、光電変換電圧 V_{cont} と制御電圧 V_{lcont} の関係を示す特性図である。

第8図は、この発明の実施例3を説明するためのブロック図である。

第9図は、この発明の実施例3を説明するための、光電変換部における光電変換電圧—輝度の関係を示す特性図である。

10 第10図は、この発明の実施例3を説明するための、電圧変換部の変換特性を示す特性図である。

第11図は、この発明の実施例3を説明するための、光電変換部における光電変換電圧—輝度の関係を示す特性図である。

第12図は、従来の駆動回路を示す回路図である。

15 第13図は、従来の駆動回路における駆動用素子のドレイン電流とゲート・ソース間電圧の関係を示す特性図である。

第14図は、従来の駆動回路における駆動用素子のドレイン電流とゲート・ソース間電圧の関係を説明するための特性図である。

20 第15図は、従来の駆動回路における駆動用素子のドレイン電流とゲート・ソース間電圧の関係を説明するための特性図である。

第16図は、従来の駆動回路を示す回路図である。

発明を実施するための最良の形態

以下、この発明の実施例について図を用いて説明する。なお、図中、
25 同一符号は同一又は相当部分を示す。

実施例1

第1図は、この発明の実施例1における駆動回路を示す回路図である。図中、 $Tr1$ はスイッチング用素子であり、Nチャネル型のFETである。 $Tr2$ は駆動用素子であり、Pチャネル型FETである。これらのFETは低温ポリシリコンにより構成されている。FET $Tr1$ のゲート端子Gには走査線1を介して走査信号が印加される。ソース端子Sには画像信号がデータ線2から印加される。ゲート端子に走査線信号が印加されている時に、ソース端子Sに所定の電圧で画像信号が印加されると、スイッチング素子 $Tr1$ のドレイン端子Dに接続されているコンデンサC1には画像信号の大きさに対応した電圧レベル $V1$ に充電して、その電圧を保持する。駆動用素子 $Tr2$ のゲート電圧に保持される電圧レベル $V1$ の大きさが、駆動用素子 $Tr2$ のドレイン電流を流すのに十分な大きさであれば、電圧レベル $V1$ の大きさに対応した電流 I_d が駆動用素子 $Tr2$ のドレインDに流れる。このドレイン電流 I_d が電流加減算部4に入力される。電流加減算部4の別の端子には電圧電流変換部5から出力される制御電流 I_{cont} が入力される。電流加減算部4から出力される画素電流 I_{oe1} の大きさはドレイン電流 I_d と制御電流 I_{cont} が加減算されたものである。

この画素電流 I_{oe1} が発光素子6に流れることにより、その大きさに比例した輝度で発光素子6が発光する。この発光素子6は自発光型の発光素子である有機ELで構成されている。発光素子6で発光した光の一部は光電変換光 B_{cont} として、光電変換部7に入力される。光電変換部7に発光素子6から発光した光が当たると起電力が発生し、光電変換部7は受光した光を電気量に変換することができる、この光電変換部7は例えば、アモルファスーシリコンで構成する。光電変換部7では、光電変換光 B_{cont} の大きさに対応した電流変換電圧 V_{cont} を出力する。電圧電流変換部5では入力される電流変換電圧 V_{cont} の

大きさに対応した制御電流 I_{cont} を出力する。電圧電流変換部 5 の別の端子は駆動用素子 Tr_2 のゲート端子 G に接続されている。画素信号の大きさに対応した電圧レベル V_1 が印加され、電圧電流変換部 5 は入力される電圧の大きさの差を制御電流 I_{cont} に変換するように動作するものである。

このような構成により、駆動素子用 Tr_2 の特性にばらつきがあっても、発光素子 6 に流す画素電流 I_{oe1} を制御電流 I_{cont} によって制御することができるため、発光素子 6 からの明るさを常に正常な値に保つことができる。

たとえば、表示パネル上の異なった画素位置にあつて、特性が異なった駆動用素子 Tr_2 のゲート G に同じ大きさの電圧レベル V_1 (画素信号の大きさが同一) が印加される場合、それぞれの駆動用素子 Tr_2 におけるドレイン電流 I_d の大きさが異なると、発光素子 6 の輝度も異なる。この輝度の違いは、光電変換部 7 に入力される光電変換光 B_{cont} が発光素子 6 の輝度に対応しているので、それぞれの発光素子 6 から得られる光電変換光 B_{cont} の大きさの違いとなって表れる。光電変換部 7 では、光電変換光 B_{cont} の大きさに対応する光電変換電圧 V_{cont} に変換されるので、光電変換部 7 の出力からは発光素子 6 の輝度の高低に対応した光電変換電圧 V_{cont} を得る。

電圧電流変換部 5 では、画像信号の大きさに対応する電圧 V_1 と、光電変換電圧 V_{cont} の大きさを比較して、その差異に対応した電流を生成する。すなわち、電圧電流変換部 5 からは、発光素子 6 の輝度ばらつき量に応じた制御信号 I_{cont} が出力される。このように、駆動用素子 Tr_2 の特性ばらつきによるドレイン電流のばらつきを制御電流 I_{cont} で制御することができるので、画素電流 I_{oe1} が画素信号の大きさに対応する電圧レベル V_1 に応じた大きさに制御できると共に、

これによって輝度を同一にすることが可能になる。

ここで、第2図は発光素子6からの光を光電変換電圧 V_{cont} に変換するための光電変換部7の構造を示しており、表示パネルを模写的にみた断面図である。光電変換部7は発光素子6の画素内、あるいは近辺
5 に設置する。発光素子6はホール輸送層20、有機EL層21、電子輸送層22からなる有機EL発光体23により構成される。

光検出素子24は駆動用素子 Tr_2 と有機EL発光体23との中間に構成されており、光検出素子24は、例えばアモルファス-シリコンより成る。光検出素子24は有機EL発光体23からの光を受光して起電力を発生するので、端子25を基準となる電位に設定しておく、光検
10 出素子24の一方側の端子26からは有機EL発光体23の輝度に応じた電流変換電圧 V_{cont} が得られる。なお、透明絶縁基板27上には、スイッチング用素子 Tr_1 、駆動用素子 Tr_2 、キャパシタC1が構成されている。28は遮光膜である。このように、発光画素近辺に光検
15 出素子24を設置するような構造を取ることで、有機EL発光体23から発光された光が直接、光検出素子24で検出されるため、駆動用素子 Tr_2 の特性ばらつきを含めた有機EL発光体23、すなわち発光素子6の輝度情報を得ることができる。この輝度情報を電圧電流変換部5に出力する。

20 以上で述べた実施例1によれば、駆動用素子 Tr_2 の特性にばらつきがあっても、発光素子6に流す画素電流 i_{oel} を制御電流 I_{cont} により制御し、発光素子の明るさを常に正常な値に保持することができ、画素の輝度ばらつきを防止する事が可能になる。

以上の説明では、自発光型の表示素子として、有機ELを挙げたが、
25 この他の素子でも同様の効果がある。

実施例2

以下に、この発明の実施例 2 を図に基づいて説明する。

第 3 図は第 1 図、第 2 図を具体的に示した実施例 2 による駆動回路の構成を示す回路図である。図中、端子 30 はデータ線 2 に接続され、端子 31 は走査線 1 に接続されている。電圧電流変換部 5 は 3 つの F E T Tr 3、F E T Tr 4、及び F E T Tr 5 よりなる差動増幅器より構成される。光電変換部 7 は光検出素子 24 と、そのカソードに接続されている等価抵抗用 F E T Tr 6 から構成されている。

第 4 図は駆動用素子 Tr 2 のゲートに印加される電圧 V_1 と画素電流 I_{oe1} との関係を示す電流特性図である。第 4 図では 3 種類のばらついた画素電流特性 4-1 ~ 4-3 を示している。第 5 図は画素電流 I_{oe1} と発光輝度 B_{oe1} との関係を示す特性図である。第 6 図は光電変換部 7 の光の受光量(輝度)と光電変換電圧 V_{cont} との関係を示す特性図である。第 7 図は光電変換電圧 V_{cont} と制御電流 I_{cont} との関係を示す特性図である。以下、第 3 図 ~ 第 7 図を用いて輝度ばらつきの制御について説明する。

第 3 図において、発光素子 6 のアノード端子には電圧電流変換部 5 から出力される制御電流 I_{cont} が流れ込むことにより、アノード電流 I_{oe1} はドレイン電流 I_d と制御電流 I_{cont} の加算された大きさになる。加算された電流が発光素子 6 の画素電流 I_{oe1} となる。画素電流 I_{oe1} が発光素子 6 に流れることにより、発光素子 6 は画素電流 I_{oe1} の大きさに比例した輝度で発光する。発光素子 6 で発光した光の一部は光電変換光 B_{cont} として、光電変換部 7 に入力される。光電変換部 7 は第 2 図示すように、光検出素子 24、端子 25、及び端子 26 より構成されている。光電変換部 7 では光電変換光 B_{cont} の大きさに対応した電流変換電圧 V_{cont} を出力する。電圧電流変換部 5 からは入力される電流変換電圧 V_{cont} の大きさと F E T Tr 4 のゲ

ート端子Gに印加されている電圧の大きさとの差に対応した制御電流 I_{cont} を出力する。

第4図に示すように、駆動用素子 Tr_2 のゲート端子Gに V_1 の電圧が印加されたとする。駆動用素子 Tr_2 の特性は、第4図に示す特性4—1とする。この特性4—1により、画素電流 I_{oel} はドレイン電流 I_d と制御電流 I_{cont} との和となる。第4図から画素電流 I_{oel} は I_{do} となる。第5図から発光素子6の輝度は画素電流が I_{do} であることから、第5図に示すように B_o で示す値となる。第6図から、光電変換部7から得られる光電変換電圧 V_{cont} は、発光素子6の発光輝度が B_o であることから、第6図に示す V_{co} となる。

第7図から、光電変換電圧 V_{cont} が V_{co} であるため、差動増幅器を構成する $FET Tr_3$ のドレイン電流 I_{cont} は第7図に示すように $I_{cont o}$ となる。ここで、差動増幅器を構成する $FET Tr_3$ のゲート電圧である V_{cont} と、差動増幅器を構成する他方の $FET Tr_4$ のゲート端子に印加されている電圧 V_1 とが等しいとき、第7図における電流 I_{cont} とドレイン電流 I_q の特性が交叉するように設計する。ここで例えば、駆動用素子 Tr_2 のゲート端子に同じ電圧 V_1 が印加されても、第4図に示すような特性4—2であれば、発光素子6に流れる画素電流 I_{oel} は、 I_{da} となる。画素電流 I_{da} は駆動用素子 Tr_2 のドレイン電流 I_d と差動増幅器を構成する Tr_3 のドレイン電流 I_{cont} の加算値となる。この加算値の電流値が発光素子6の画素電流 I_{oel} となるので、第5図の特性から、発光素子6の輝度は B_a で示す値となる。第6図により光電変換部7から得られる光電変換電圧 V_{cont} は、発光素子6の発光輝度が B_a であることから、 V_{ca} となる。第7図により光電変換電圧 V_{cont} が V_{ca} であるため、差動増幅器を構成する Tr_3 のドレイン電流 I_{cont} は I_{conta} と

なる。すなわち、差動増幅器の $Tr3$ のドレイン電流 I_{conta} は I_{cont0} より小さいので、発光素子6に流れ込む画素電流 I_{oe1} が減少する方向に移行する。これにより発光素子6の輝度が低下する。すなわち、第3図に示す $Tr3 \sim Tr5$ で構成する差動増幅器は $Tr3$ と
5 $Tr4$ のゲート電圧が等しくなるまで負帰還動作を繰り返す。ここで $Tr5$ は定電流源を構成する。

以上で述べた、実施例2によれば、駆動用素子 $Tr2$ の特性にばらつきがあっても、発光素子6に流す画素電流 I_{oe1} を制御電流 I_{cont} により制御することにより、発光素子の明るさを常に一定値に保持す
10 ることができ、画素の輝度ばらつきを防止する事が可能になる。また、アクティブマトリクス型の駆動回路を構成しているので、駆動回路の低消費電力化を実現することができる。

実施例3

第8図は、この発明の実施例3における駆動回路ブロック図である。
15 第8図を用いて実施例3の説明を行う。まず、実施例1では、光電変換部7において、光電変換光 B_{cont} の大きさに対応する光電変換電圧 V_{cont} に変換されることにより、駆動用素子 $Tr2$ の特性にばらつきがあっても、発光素子6に流す画素電流 I_{oe1} が電圧電流変換部5からの制御電流 I_{cont} によって発光素子6の明るさを常に正常な値
20 に保つように制御されていた。しかし、光電変換部7に入力される光電変換光 B_{cont} の大きさに対応して正常な光電変換電圧 V_{cont} が得られない場合は、正常な明るさを得ることが出来ない。

すなわち、光電変換部7において、光から電圧に変える変換利得が正常でなくなると、或いは画素位置によって異なる(変換利得ばらつき)と
25 、正常な光電変換電圧 V_{cont} を得られなかったり、画素位置によって光電変換電圧 V_{cont} がばらつくので、駆動用素子 $Tr2$ の特性に

ばらつきが無くても、画素電流 I_{oe1} にばらつきが生じ、画面は輝度ばらつきにより画質を損なうことになる。

第8図における実施例3は、このような欠点を改善する。

以下、詳細に説明する。

- 5 第8図は、第1図における実施例1に示す電圧電流変換部5と光電変換部7の中間に電圧変換部50を設けたものである。電圧変換部50には駆動用素子 $Tr2$ のドレイン電圧 $V2$ と光電変換部7からの出力電圧 V_{cont} が入力されている。

- 10 第9図は、光電変換部7の変換利得が正常で無い場合を説明するための図である。光電変換電圧 V_{cont} の出力の値は、発光素子6の輝度 B_a 、 B_o 、 B_b に対して、光電変換部7の変換利得が正常でないと、例えば、電圧値 V_{ca-h} 、 V_{co-h} 、 V_{cb-h} (正常な値は V_{ca} 、 V_{co} 、 V_{cb} である) に変換される。実施例3は、このような光電変換電圧 V_{cont} が正常でなくなった場合でも、電圧変換部50を
15 設けることによって、その出力側にある電圧変換部50の利得を調整して、すなわち、電圧値 V_{ca-h} 、 V_{co-h} 、 V_{cb-h} から変換電圧 V_{ca} 、 V_{co} 、 V_{cb} に補正する。そして、この電圧を電圧電流変換部5に印加することによって電圧電流変換部5から出力される制御電流 I_{cont} を正常に補正するものである。

- 20 電圧変換部50では、入力される光電変換部7からの出力信号 V_{cont} と、駆動用素子 $Tr2$ におけるドレイン電圧 $V2$ の大きさの比率から、電圧変換部50の変換特性を第8図に示すように設計することによって、電圧変換部50の出力電圧 V_{cont} を光電変換部7が正常に動作しているような値に制御することができる。

- 25 以下、光電変換部7の変換利得ばらつきと、駆動用素子 $Tr2$ の特性ばらつきが生じた場合の動作について説明する。

(1) 光電変換部7の変換利得ばらつき、及び駆動用素子 $Tr2$ の特性ばらつきが共にある場合(特性が正常である場合)。

光電変換部7と駆動用素子 $Tr2$ が正常に動作している場合、動作を理解するために便宜上、電圧変換部50に入力されている駆動用素子 $Tr2$ のドレイン電圧 $V2$ と光電変換部7からの出力電圧 V_{cont} が等しいと想定する。つまり、 $V2 = V_{cont}$ とする。第9図の特性より、発光素子の輝度が B_o の場合、光電変換部7の光電変換電圧 V_{cont} が V_{co} となる。第10図から電圧変換部50の出力電圧 V_{cont-c} は $V2 / V_{cont}$ が1となるので光電変換部7の出力電圧と同じ V_{co} の値となる。電圧電流変換部5には、この電圧 V_{cont-c} (V_{co}) と他方の入力端子に電圧 $V1$ (画像信号の大きさに対応) が加えられているが、 V_{co} が電圧 $V1$ の大きさに対応した光から電圧に変換されてきた正常電圧であるから、発光素子6の輝度を制御するための制御信号 I_{cont} は出力されることはない。

(2) 光電変換部7の変換利得が正常ではなく、駆動用素子 $Tr2$ の特性ばらつきがない場合。

駆動用素子 $Tr2$ は正常に動作するので、駆動用素子 $Tr2$ のゲート電圧に印加されている電圧 $V1$ に対応するドレイン電流に応じた発光素子6の輝度が第9図に示す輝度 B_o である場合、光電変換部7への入力となる B_{cont} (B_o) が正常値であるにも関わらず、光電変換部7の変換利得が正常でないために、その出力は V_{co} とならない。第9図によれば輝度 B_o に対応する光が入ってきても出力電圧が V_{co-h} ($V_{co-h} > V_{co}$) になる。従って、電圧変換部50の入力は光電変換部7からの出力電圧 V_{co-h} と駆動用素子 $Tr2$ のドレイン電圧 $V2$ になる。駆動用素子 $Tr2$ のドレイン電圧 $V2$ と光電変換部7からの出力電圧の関係は、駆動用素子 $Tr2$ の特性ばらつきがないので、上記 (

1) に記述したように、 $V_2 = V_{cont}$ 、つまり $V_2 = V_{co}$ として
いるので、電圧変換部 50 の変換利得 C は第 10 図に示している 1 以下
の点になる。ここで、電圧変換部 50 の変換利得 C を $V_2 = V_{co}$ にな
るような値に設計することによって、 V_{co-h} の値が V_{co} に変換で
5 きる。つまり、電圧変換部 50 から出力されて電圧電流変換部 5 に入力
される変換電圧 V_{cont-c} は、光電変換部 7 に変換利得のばらつき
があつたり、正常な値に変換できなかったとしても、電圧変換部 50 に
て補正されて正常な電圧値として入力させることができる。これによ
て、電圧電流変換部 5 の他方の入力端子に電圧 V_1 (画像信号の大きさ
10 に対応) が加えられているので、電圧電流変換部 5 の一方の入力側に印
加されている V_{co} が電圧 V_1 の大きさに対応した光から電圧に変換さ
れてきた正常電圧となっているから、発光素子 6 の輝度を制御する制御
信号 I_{cont} は出力されることはない (電圧電流変換部 5 には電圧変
換部 50 の出力値 V_{co} と、 V_{co} が画像信号の大きさに対応した電圧
15 V_1 に応じた光から電圧に変換された正常電圧であることから発光素子
6 の輝度を制御する制御信号 I_{cont} は出力されない)。

(3) 光電変換部 7 の変換利得が正常であり、駆動用素子 Tr_2 に特
性のばらつきがある場合。

駆動用素子 Tr_2 の閾値がばらついて、これによって駆動用素子 Tr
20 2 のドレイン電圧 V_2 が正常値でなくなると、光電変換部 7 への入力と
なる B_{cont} (B_o) が正常値とならない。例えば、第 9 図において
、駆動用素子 tr_2 の閾値が正常であれば輝度 B_o に対応する光が入っ
てきた場合、出力電圧 V_{cont} は V_{co} を得ることが出来るが、閾値
が正常値でないために輝度 B_o を得ることが出来ない。ここで、閾値が
25 変動し、輝度が B_o より高くなって、光電変換電圧 V_{co} が V_{co-h}
になるとすると、電圧変換部 50 の入力には、この出力電圧 V_{co-h}

と駆動用素子 $T r 2$ の閾値のばらつきを含んだドレイン電圧 $V 2$ が印加されることになる。

光電変換部 7 から出力される光電変換電圧 $V c o n t$ が $V c o - h$ と想定すると、駆動用素子 $T r 2$ の閾値のばらつきを含んだドレイン電圧 $V 2$ は、 $V 2 = V c o - h$ となるので電圧変換部 50 の出力電圧 $V c o n t - c$ は、入力信号となる $V c o - h$ に変換特性(第 10 図から $V 2 / V c o - h = 1$)の大きさを乗じた値となる。

従って、電圧電流変換部 5 の入力には、画像信号の大きさに対応した電圧 $V 1$ と駆動用素子 $T r 2$ の閾値のばらつき情報を含んだ電圧 $V 2$ が印加される。駆動用素子 $T r 2$ の閾値が正常な値より高くなっていることと、電圧 $V 1$ が正常な画像信号の大きさに対応していることから、発光素子 6 の輝度が正常になるような制御信号 $I c o n t$ が電流加減算部 4 に流れるようになる。すなわち、駆動用素子 $T r 2$ の閾値が変動したことによって発光素子 6 に流れる $I o e 1$ が正常値になるような方向に制御電流 $I c o n t$ が流れ、その結果、発光素子 6 は正常の輝度で発光する。尚、このような制御モードに入ると電圧電流変換部 5 入力される電圧 $V c o n t - c$ は $V c o$ になるような状態で安定する。

(4) 光電変換部 7 との変換利得ばらつきと、駆動用素子 $T r 2$ の特性ばらつきの両方が存在する場合。

駆動用素子 $T r 2$ の閾値がばらついて、これによって駆動用素子 $T r 2$ のドレイン電圧 $v 2$ が正常値でなくなると、光電変換部 7 への入力となる $B c o n t (B o)$ が正常値とならない。例えば、第 9 図に示すように、駆動用素子 $T r 2$ の閾値が正常であれば輝度 $B o$ に対応する光が入ってきた場合、出力電圧 $V c o n t$ は $V c o$ を得ることが出来るが、閾値が正常値でないために輝度 $B o$ を得ることが出来ない。ここで、駆動用素子 $T r 2$ の閾値が変動することだけを見てみると、光電変換部 7

との変換利得が正常である場合は、輝度が B_o より少し高くなって、光電変換電圧 V_{co} は v_{co-h} となる。しかし、光電変換部7の変換利得も正常でなくなると、例えば、第11図に示すように光電変換電圧は V_{co-hh} となる。

- 5 光電変換部7に入力される光電変換光 B_{cont} に対する、光電変換部7から出力される光電変換電圧 V_{cont} の大きさが駆動用素子 Tr_2 のばらつきに依存する値が V_{co-h} の大きさと想定すると、駆動用素子 Tr_2 の閾値のばらつきを含んだドレイン電圧 V_2 も $V_2 = V_{co-h}$ となるので、駆動用素子 tr_2 の閾値のばらつきに伴う電圧変換部
- 10 50の出力電圧 V_{cont-c} は、電圧変換部50への入力信号となる V_{co-h} に変換特性(第10図から $V_2 / V_{co-h} = 1$)の大きさを乗じた値となる。しかし、光電変換部7において、利得が正常でなくなると、第11図に示すように光電変換部7の出力値は V_{co-hh} ($V_{co-h} < V_{co-hh}$)となる。しかし、駆動用素子 Tr_2 のドレイ
- 15 ン電圧 V_2 ($V_2 = V_{co-h}$)と光電変換部7からの出力電圧 V_{co-hh} の大きさとの関係は、 V_{co-h} / V_{co-hh} となるので、電圧変換部50の変換利得 C は1以下になる。すなわち、電圧変換部50の変換利得 C をこの値に設計することによって V_{co-hh} の値を V_{co-h} に変換できる。つまり、電圧変換部50から出力されて電圧電流
- 20 変換部5に入力される変換電圧 V_{cont-c} は、光電変換部7に変換利得のばらつきがあつたり、正常な値に変換できなかったとしても、電圧変換部50にて補正された電圧値として入力させることができる。これによって、電圧電流変換部5の他方の入力端子に電圧 V_1 (画像信号の大きさに対応)が加えられているので、電圧電流変換部5の一方の入
- 25 力側として印加されている電圧が駆動用素子 Tr_2 の閾値のばらつきを含んだ電圧 V_2 、すなわち、駆動用素子 Tr_2 の閾値が正常な値より高

くなっている電圧 V_{co-h} であるから、発光素子 6 の輝度を正常にするように制御信号 I_{cont} を出力するようにする。このように駆動用素子 Tr_2 の閾値が変動し、光電変換部 7 の特性ばらつきが生じてても発光素子 6 に流れる I_{oel} が正常値になるような方向に制御電流 I_{con} 5 t を流し、その結果、発光素子 6 は正常の輝度で発光する。

以上で説明したこの実施例では、上記電圧変換部の出力電圧と上記発光画素を制御する画像信号との大きさが常に 1 対 1 の大きさに対応するように、上記出力電圧を制御する手段を備えている。

10 以上の実施例では、自発光型の表示素子として有機 EL を例に説明と
ているが、これに限るものではない。

産業上の利用性

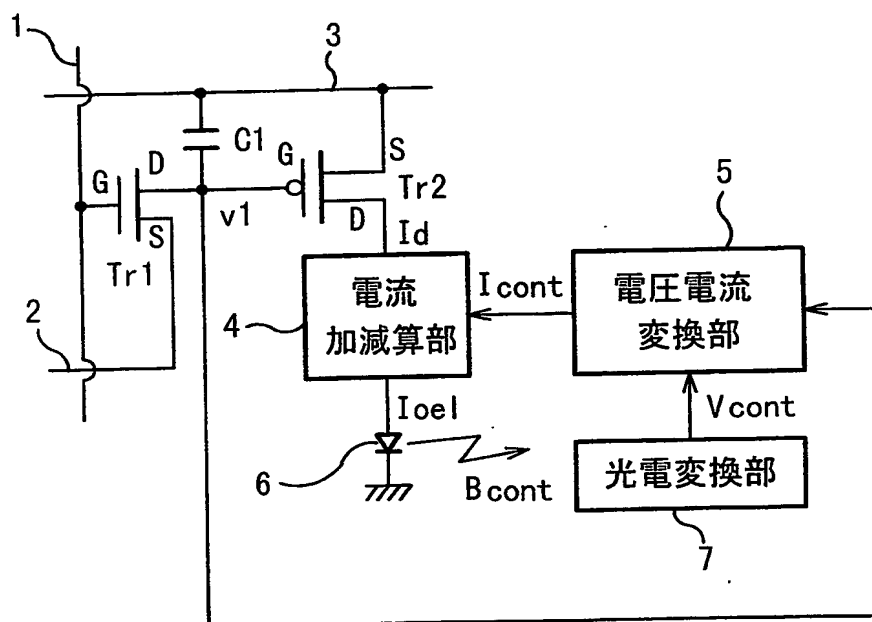
この発明は、駆動用素子の電流ばらつき、さらには、発光素子からの発光を変換する光電変換部における変換利得が変動しても、発光素子の輝度変動を抑制することができ、自発光型表示装置に有効に利用すること
15 ができる。

請求の範囲

1. マトリックス状に配列された複数の発光画素と、発光画素ごとに設けられ発光画素からの発光を受光する光電変換部と、光電変換部から得られる電圧を用いて発光画素に流れる電流を制御する制御回路とを備えた自発光型表示装置。
- 5
2. 上記制御回路が電圧電流変換部と電流加減算部を備えた請求の範囲第1項記載の自発光型表示装置。
- 10
3. 上記光電変換部の出力側に設けられた電圧変換部と、電圧変換部から得られる電圧を用いて発光画素に流れる電流を制御する手段とを備えた請求の範囲第1項記載の自発光型表示装置。
- 15
4. 上記電圧変換部の出力電圧と上記発光画素を制御する画像信号の大きさが1対1の大きさに対応するように、上記出力電圧を制御する手段を備えたことを特徴とする請求の範囲第3項記載の自発光型表示装置。
- 20
- 25

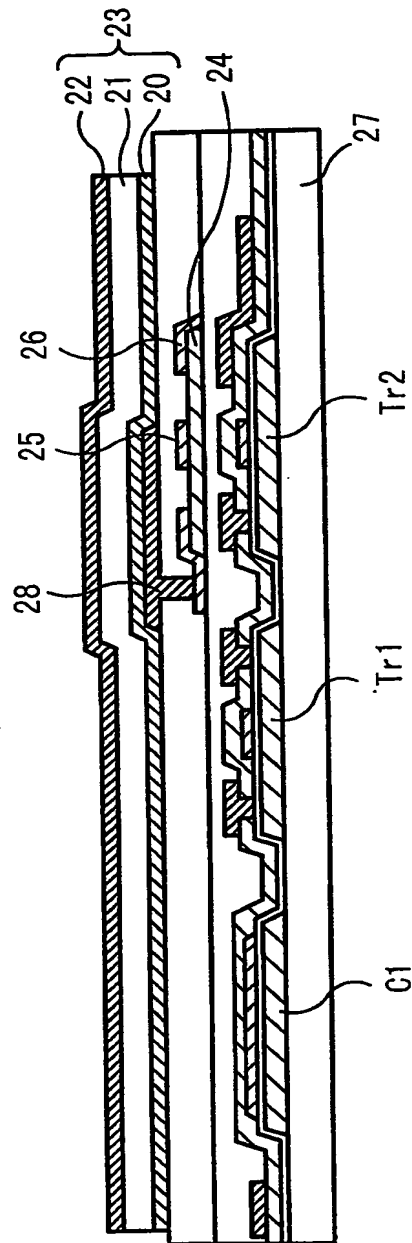
1 / 16

第 1 図



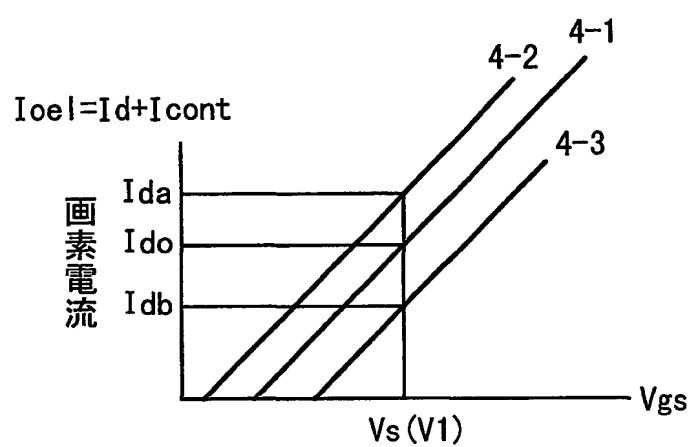
2/16

第 2 図



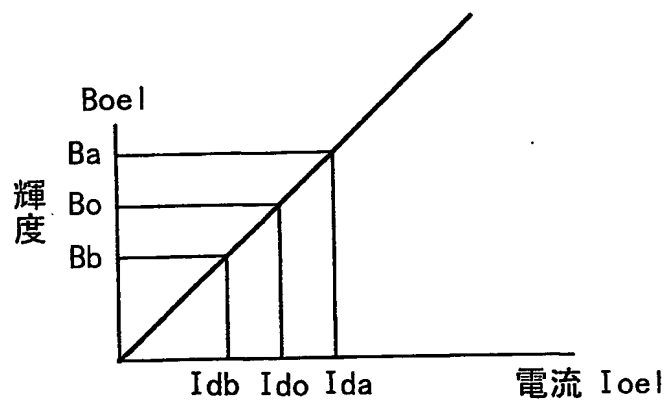
4 / 16

第 4 図



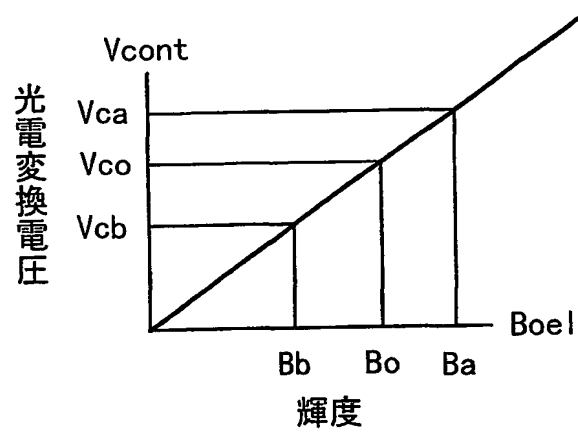
5 / 16

第 5 図



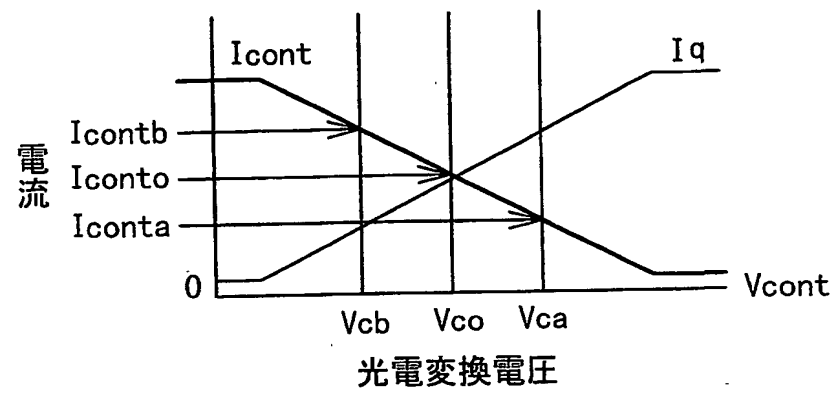
6 / 16

第 6 図



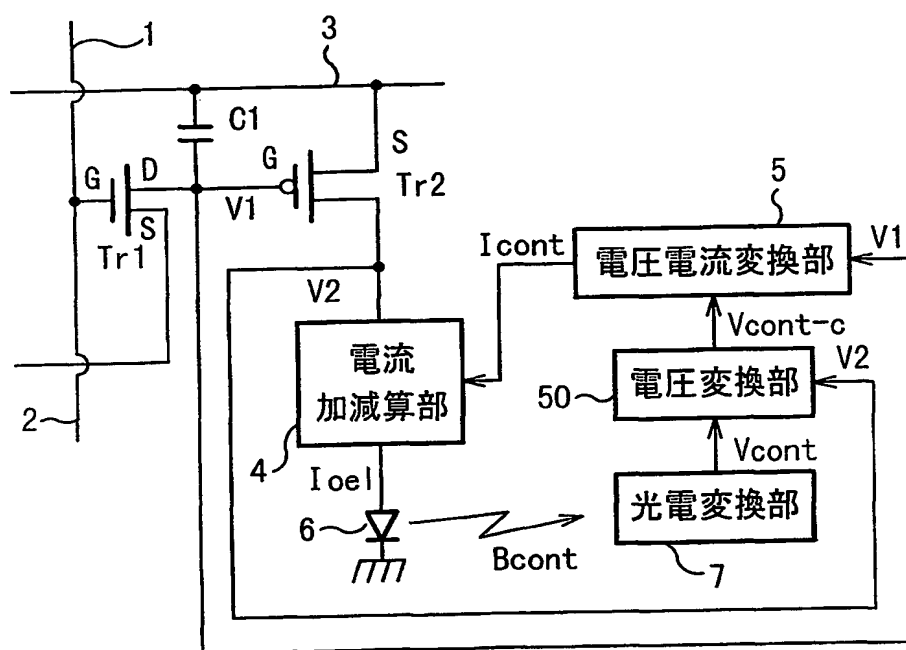
7 / 16

第 7 図



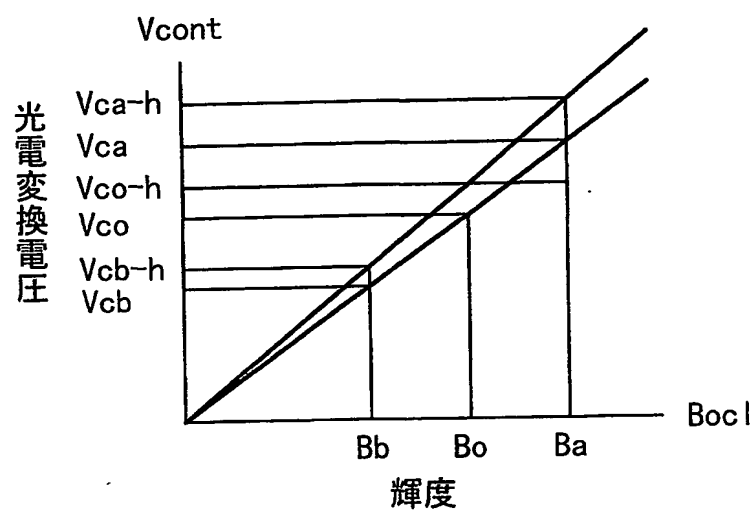
8 / 16

第 8 図



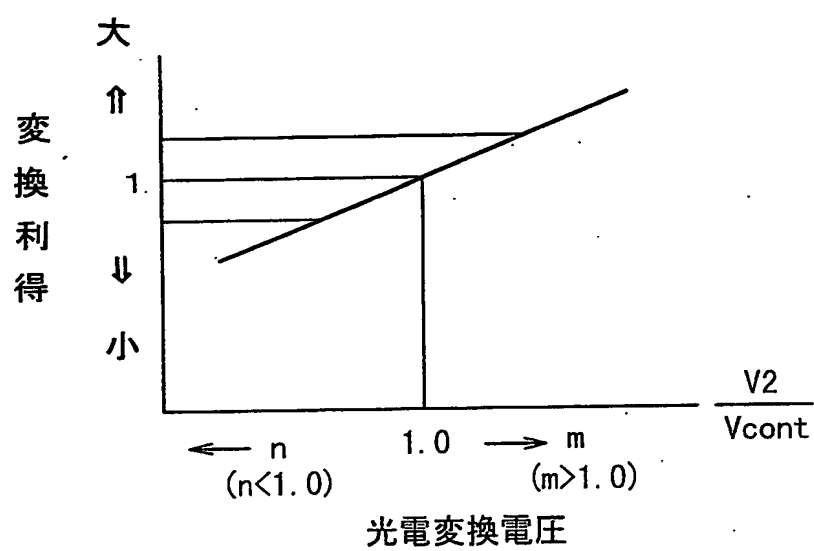
9 / 16

第 9 図

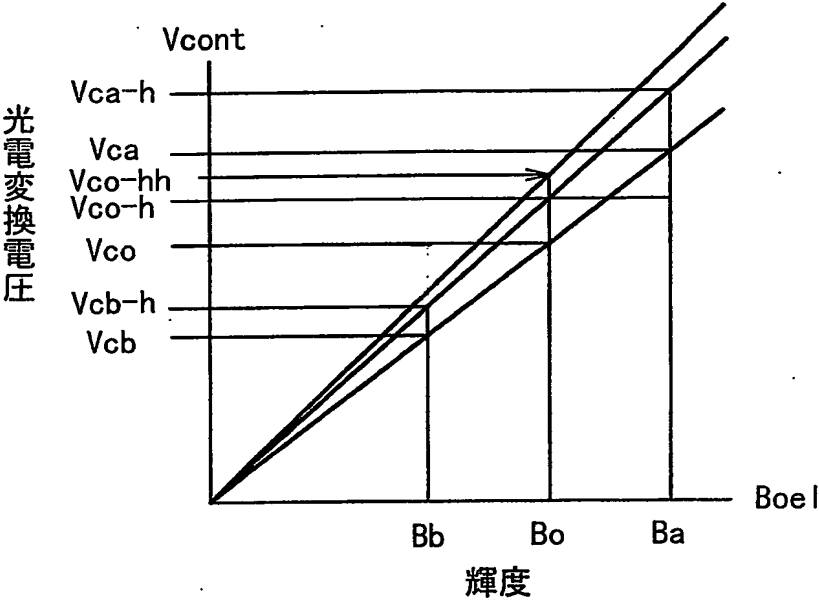


10/16

第 10 図

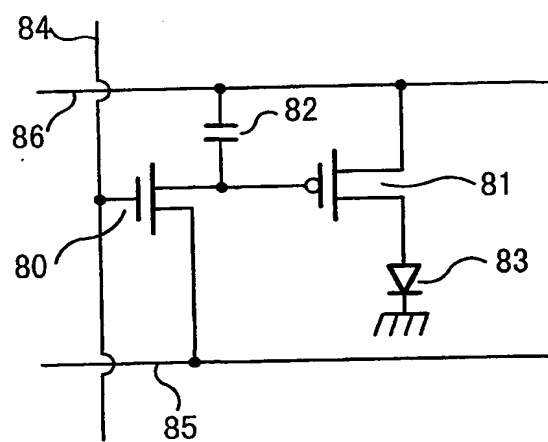


第 11 図



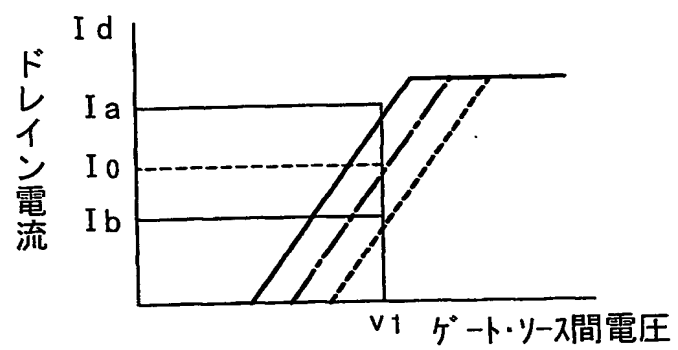
12/16

第 12 図



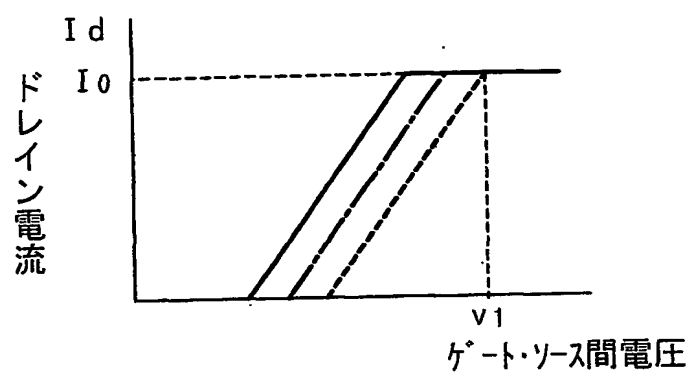
13/16

第 13 図



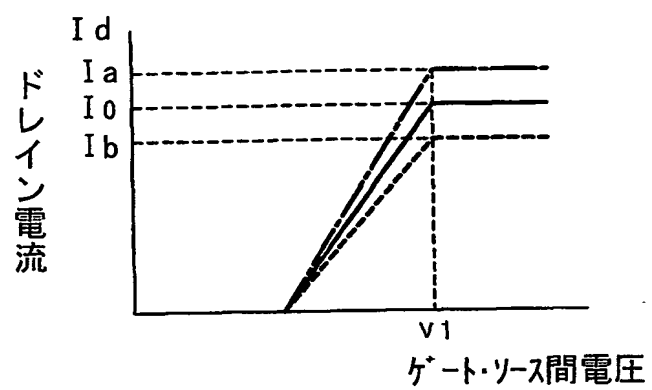
14/16

第 14 図



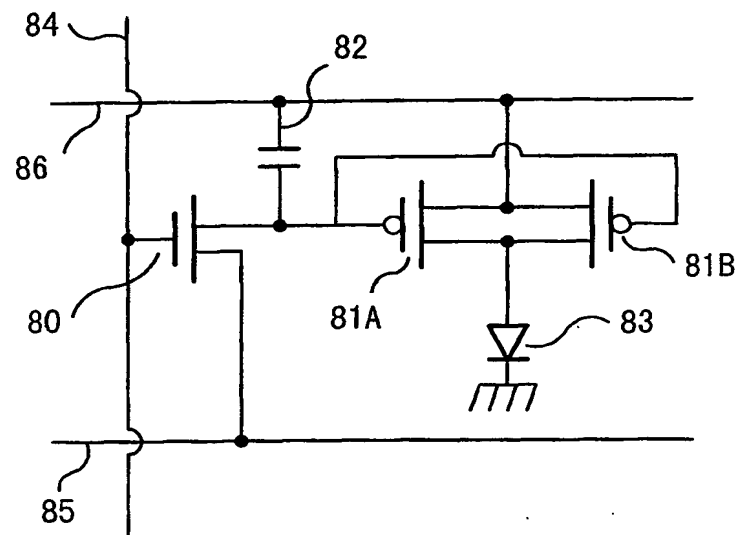
15/16

第 15 図



16/16

第 16 図



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP02/02495

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G09G3/30, 3/20

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ G09G3/30, 3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2002
Kokai Jitsuyo Shinan Koho	1971-2002	Jitsuyo Shinan Toroku Koho	1996-2002

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 923067 A (Seiko Epson Corp.), 16 June, 1999 (16.06.99), Figs. 15, 16, 19 & WO 98/40871 A	1-4
A	JP 2001-67018 A (Semiconductor Energy Laboratory Co., Ltd.), 16 March, 2001 (16.03.01), (Family: none)	1-4
A	JP 2001-56667 A (TDK K.K.), 27 February, 2001 (27.02.01), (Family: none)	1-4
P, A	JP 2001-75524 A (Rohm Co., Ltd.), 23 March, 2001 (23.03.01), (Family: none)	1-4

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
05 April, 2002 (05.04.02)

Date of mailing of the international search report
16 April, 2002 (16.04.02)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP02/02495

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P,A	JP 2001-292276 A (Semiconductor Energy Laboratory Co., Ltd.), 19 October, 2001 (19.10.01), (Family: none)	1-4
P,A	JP 2001-265283 A (Semiconductor Energy Laboratory Co., Ltd.), 28 September, 2001 (28.09.01), (Family: none)	1-4

国際調査報告

国際出願番号 PCT/JP02/02495

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ G09G3/30, 3/20

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G09G3/30, 3/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2002年
日本国登録実用新案公報	1994-2002年
日本国実用新案登録公報	1996-2002年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	EP 923067 A (SEIKO EPSON CORP) 1999. 06. 16, FIG. 15, 16, 19 & WO 98/40871 A	1-4
A	JP 2001-67018 A (株式会社半導体エネルギー研究所) 2001. 03. 16 (ファミリー無し)	1-4
A	JP 2001-56667 A (ティーディーケイ株式会社) 2001. 02. 27 (ファミリー無し)	1-4

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

05. 04. 02

国際調査報告の発送日

16.04.02

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

鈴野 幹夫



2G

8621

電話番号 03-3581-1101 内線 6489

C (続き) . 関連すると認められる文献 .		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
PA	JP 2001-75524 A (ローム株式会社) 2001. 03. 23 (ファミリー無し)	1-4
PA	JP 2001-292276 A (株式会社半導体エネルギー研究所) 2001. 10. 19 (ファミリー無し)	1-4
PA	JP 2001-265283 A (株式会社半導体エネルギー研究所) 2001. 09. 28 (ファミリー無し)	1-4